

ҚАЗАҚСТАН РЕСПУБЛИКАСЫНЫҢ БІЛІМ ЖӘНЕ ҒЫЛЫМ МИНИСТРЛІГІ Ш.ЕСЕНОВ
АТЫНДАҒЫ АҚТАУ МЕМЛЕКЕТТІК УНИВЕРСИТЕТІ

ТЕҢІЗ ТЕХНОЛОГИЯЛАРЫ ИНСТИТУТЫ

«ЕСЕПТЕУІШ ТЕХНИКА ЖӘНЕ БАҒДАРЛАМАЛЫҚ ҚАМТАМАСЫЗ ЕТУ»
КАФЕДРАСЫ

АХМЕДОВА А.К.

Есептеуіш жүйелер және желілер сәулеті
050704- Есептеуіш техника және бағдарламалық қамтамасыз ету
мамандығының сырттау оқу бөлімінің студенттеріне арналған бақылау
жұмысын орындау бойынша әдістемелік нұсқау

АҚТАУ- 2011

ӘОЖ 681.326 (027)

Құрастырушы: Ахмедова А.К. – Есептеуіш жүйелер және желілер сәулеті. 050704- Есептеуіш техника және бағдарламалық қамтамасыз ету мамандығының сырттау оқу бөлімінің студенттеріне арналған бақылау жұмысын орындау бойынша әдістемелік нұсқау, Ақтау: Ш.Есенов атындағы КМТЖИУ баспасы, 2011, 31 б.

РЕЦЕНЗЕНТ: ф-м.ғ.к. Сүлейменова Б.Б.

Әдістемелік нұсқау «Есептеуіш жүйелер және желілер сәулеті» пәнінің оқу бағдарламасына сәйкес жасалған, бұл нұсқаулық сырттай оқу бөлімінің студенттеріне «Есептеуіш жүйелер және желілер сәулеті» пәнін меңгеруде және бақылау жұмысын орындауды жеңілдету мақсатында жасақталған. Әдістемелік нұсқау қысқаша теориялық материалдан, өз бетімен орындауға арналған тапсырмалар нұсқауларынан және оларды орындауға арналған ақпараттан тұрады.

Ш.Есенов атындағы Каспий мемлекеттік технологиялар және инжиниринг университетінің Оқу-әдістемелік кеңесінің шешімімен баспаға ұсынылған.

© Ш.Есенов атындағы КМТЖИУ, 2011

Мазмұны

	Кіріспе	4
1.	Қысқаша теориялық материал	5
1.1.	Мамандарды дайындау жүйесіндегі курстың орны мен ролі.	5
1.2.	Есептеу жүйелері классификациясы	8
1.3.	Есептеу жүйелерін құрудың негізгі принциптері.	11
1.4.	Симметриялық көппроцессорлы жүйе.	15
1.5.	Енгізу-шығаруды ұйымдастыру.	17
1.6.	Жүйелік және локальды шиналар	17
1.7.	Есептеу желісінің моделі.	22
1.8.	ЭЕМ-нің арифметикалық негізі.	24
2.	Бақылау жұмысын орындауға арналған талаптар	26
3.	Бақылау жұмысы мазмұны	27
3.1.	Өзіндік жұмыс тапсырмалары	27
4.	Емтиханға дайындық сұрақтары	29
	Әдебиеттер тізімі	30

Кіріспе

«Есептеу жүйелері мен желілерінің сәулеті» пәнін оқытудың мақсаты: қазіргі есептеу машиналарын, жүйелерін және есептеу желілері сәулетінің ерекшеліктерін оқып білу. Оларды құрайтын құрылғылардың мәліметтерді енгізу, өңдеу және шығару өзара әрекеттесуін оқып білу.

Курстың негізгі мақсатын төмендегіше анықтауға болады:

- есептеу машиналарының, жүйелерінің және тораптарының құрылымдық және функционалдық қағидаларын;
- сырт және ішкі жады құрылғыларын сәулеті принциптері;
- процессорларды сәулеті принциптері;
- мәліметтерді енгізу және шығару құрылғыларын және олардың орталық құрылғыларының сәулеті;
- есептеу жүйелері мен тораптарын жобалау негіздерін білу керек.

«Есептеу жүйелері мен желілерінің сәулеті» пәнін оқытудың міндеті:

- Студентке ЭЕМ элементтері мен құрылғыларын құрастырудың сұлбатехникалық ерекшеліктерін және олардың жұмыс принципін үйрету, сонымен қатар әртүрлі сандық және аналогтық құрылғыларды жобалауды үйрету;
- Сандық құрылғылардың логикалық, базалық элементтерінің сұлбатехникасын үйрену;
- Сандық құрылғылардың тізбекті және комбинациялық типтерінің жұмысын және құрастыру принципін үйрену.

1. Қысқаша теориялық материал

1.1. Мамандарды дайындау жүйесіндегі курстың орны мен ролі.

Мақсаты: ЭЕМ-нің жүйесі мен желісін ұйымдастыру және құрастыру принципімен таныстыру.

«Есептеу жүйелері» термині (**ЕЖ**) 60 – жылдары пайда болды. Бұл кезде «Электрондық есептеуіш машиналары»(**ЭЕМ**) барлық есептеу жүйелерінің әр алуан түрлері мен күрделілік деңгейлері анықталмаған кез болатын. Сондықтан есептеу жүйелерін есептеу техникасы ортасына (**ЕТО**) жатқызуға болатын объект ретінде қарап, **ЭЕМ** мен салыстырғанда анағұрлым күрделі құрылым. Өкінішке орай әлі күнге дейін есептеу техникасы жүйесіндегі (**ЕТЖ**) мамандарды қанағаттандыратын есептеу жүйесінің (**ЕЖ**) анықтамасы жасақталмаған. Дегенмен өте тығыз байланыстағы осы екі ұғымдар арасын методикалық жағынан ажырату керек болса да, анық шекара сызықтарын жүргізу мүмкін емес. ЕЖ ұғымына, жүйе ұғымына структура, архитектура терминдері арқылы түсінік беруге тырысайық. Техниканың бұл саласында жүйе термині кең қолданылады және көп мағынада пайдаланылады. Біз жүйе ұғымын бір тұтас белгілі бір мақсатқа арналған – бірнеше байланысқан элементтерден тұратын құрылым ретінде қарастырамыз. Элемент деп – белгілі бір апаратты немесе бағдарламалық жасақты айтады. Сәйкес **ЭЕМ** және **ЕЖ** сияқты объектілер ақпаратты автоматты түрде өңдеу және бағдарламалық, ақпараттық жасақтарды анықтайды. Оларды белгілеу үшін деректерді өңдеу жүйесі (**ДӨӨ**) қолданылады.

ЭЕМ мен **ЕЖ** архитектураларының бірлігі оларды бір орталыққа біріктіреді. Белгілі бір **ЭЕМ** мен **ЕЖ** архитектурасын қолдану әр түрлі болуы мүмкін: физикалық табиғаты әр түрлі элементтерді қолдану, жүйенің құрылымын жасауда айрықша шешімдерді қолдану, өнімділігінің құнымен анықталатын структурасы, бірақ деректерді өңдеудің принципін өзгертпейді. Қазіргі таңда «**архитектура**» терминімен байланысты үш ұғымды ерекше бөліп қарауға болады: **фон-нейман архитектурасы**, жетілдірілген **фон-нейман архитектурасы** традициялық емес архитектура.

Бірінші түрі архитектуралық классты анықтайды. Ол негізінен екі ақпараттық ақпараттық ағымды пайдалануға негізделген – деректер командасы, деректі таза тізбекті алдын – ала дайындалған командалар (бағдарлама) өңдеу сипатымен ерекшеленеді. Жетілдірілген «**фон-нейман архитектурасы**» - жүйенің өнімділігін арттыру мақсатында әр түрлі деректерді өңдеудің параллельді орындалатын әдістері қолданылады, бірақ бағдарламалық басқару принципі бұзылмайды. Сонымен архитектураның бұл түрінде тек қана орындалатын командалардың ағымын көбейтеді және деректердің кез – келгеніне бірдей орындалады.

Нейман архитектурасының жұмыс жасау ерекшеліктері, тізбекті орындалатын командалардың аппаратураның белгілі бір қадам шеңберіндегі тапсырма бөлігі ғана орындалады да, қалған бөліктері тоқтап тұрады. Аппаратураның қалған бөліктері тоқырауда болады. Осы аталған жағдай жүйенің деректерді өңдеудегі техникалық сипаттамасын жетілдіру ісі тұр. Екінші жағынан қолданбалы бағдарламаларды анализдей келе **ЭЕМ**–ді

қолдануды жүзеге асыру, деректерді өңдеудің параллельдеу жүйесін ғалым Прангишвилли И.В. ұсынды. Олай болса нейман архитектурасын жетілдірудің негізгі дәні - деректерді өңдеуді параллелизмді жүзеге асыру болып табылады. Адрестік кеңістікке келсек, оны өзгерту, яғни адресстеу кеңістігінің жадылық структурасын өзгерту 1972 жылы Илиффом азаматы ұсынды. Оның идеясының негізі – белгілі бір алгоритм көмегімен жадыға ақпарат қосу. Ол ақпаратта осы элементтің атрибуты көрсетеді. Осы қосымша ақпарат tag (тег – признак) атағына ие болды. Осы әдіспен жұмыс қолданатын машинаны тектік машина деп атайды. Мұндай машиналарда деректердің әр – түрлілігі аппараттың көмегімен анықталады. Сәйкес бұйрықтар саны бұйрықтар жүйесінде мұндай машиналарда қысқарады.

Команда мен деректер ағымының санына байланысты қолданылған параллельдеу методы және көп ақпаратты өңдеу әдісінің түріне орай архитектураны «жетілдіру» әр түрлі жолдармен жүзеге асуы мүмкін, ол осы шеңбердегі структураның жаңа түрін пайда етуі мүмкін.

«Есептеу жүйелері» ұғымын архитектуралық жағынан анықтай келе, архитектуралық жағынан **ДӨЖ** классы , жетілдірілген **фон-нейман архитектурасымен** немесе традициялық емес есептеуді параллель жүргізу архитектурасын пайдалану керек. Бұл жағдайда **ЭЕМ фон-нейман архитектурасымен** немесе традициялық емес есептеуді тізбекті орындауды ұйымдастыру процессін пайдаланады.

ЭЕМ мен **ЕЖ** жөнінде анағұрлым дәл анықтама беру үшін **ДӨЖ** объектілері мен **ЕЖ** және **есептеу желілері** арасындағы алатын орнын білу керек. Ол үшін келесі анықтаманы енгіземіз.

Процессорлық элемент (ПЭ)- бұл берілген бағдарлама бойынша деректерді тікелей өңдейтін құрылғы. Бағдарламаға сәйкес процессорлық элемент басқару сигналдарды және өңделетін деректерді басқару құрылысынан және **ДӨЖ** оперативтік жадысынан алады. ПЭ - шамалы санды регистрлері бар арифметика - логикалық құрылғы(**АЛҚ**). Көбіне процессорлық элементтің (**ПЭ**) разряды 16-дан аспайды.

Процессордың (П) процессорлық элементтен айырмасы өз құрамында разрядтылығы 16-дан аспайтын бірнеше арифметика - логикалық құрылғы (**АЛҚ**) құрылғыдан тұрады. Бұған қоса әр түрлі мақсаттарға арналған регистрлері мен **КЭШ** жадын басқаратын құрылғылары бар.

Орталық процессор (ОП) - бұл құрылғы сыйымдылығы үлкен локольдық жады бар деректерді өңдейді. Күрделі бөліктерді өңдеу немесе тәуелсіз (белгілі бір шеңберде) бүтін бағдарламаны орындай алады. Мұндай құрылғыны кейде **есептегіш модульдер** деп те атайды.

ДӨЖ құрамына **көмекші процессорлар(КПр)** кіреді. Оларға басқару процессорлары жатады. **ДӨЖ** қызметін жүргізуге ат салысатын, тиісті қызметін орындау және бақылауға арналған сервистік процессорлар , **ДӨЖ** диагностикасын жүргізетін, **енгізу-шығару процессоры, деректерді телеөңдеу процессорлары** және т. б. кіреді.

Кез-келген мөлшердегі процессорлар жиынтығы, оперативтік жадының енгізу-шығару каналдары **ДӨЖ орталық блогы(ОБ)** деп аталады.

ДӨЖ бір орталық блогы құрамына бір процессор деректердің кез - келген түрін өңдейтін, бір немесе бірнеше **КПр**, біріншінің максимал эффективті жұмысын ұйымдастыратын, сол сияқты сыртқы құрылғылар **электрондық есептеу машинасы (ЭЕМ)** деп аталады.

Құрамында бір орталық блогі (**ОБ**)бар **ДӨЖ** , бірақ деректердің кез – келген түрін өңдейтін бірден көп процессоры бар сыртқы құрылғы **есептеу жүйесі (ЕЖ)** деп аталады.

Құрамында бірнеше орталық блогі (**ОБ**) бар **ДӨЖ**, енгізу – шығару каналдарымен біріктірілген және оларға ортақ сыртқы құрылғы **есептеу комплексі (ЕК)** деп аталады.

Өзара байланыс линиялары арқылы біріктірілген ЭЕМ, ЕЖ және ЕК тобы есептеу желісі деп аталады.

Өнімділік – бұл жүйенің бірлік уақыттағы орындалатын жұмыс мөлшерін анықтайтын есептеу қуатының сипаттамасы. Егер есептеу жүйесін қарастырсақ, жұмыс деп есеп шығаруды айтады. Бұл жағдайда өнімділік дегеніміз жүйенің бірлік уақыттағы орындайтын есептерінің саны. Сонда жүйенің өнімділігі әртүрлі есептер классы үшін түрліше болады.

Жүйенің өнімділігін анықтаудың бірнеше әдісі бар, олар шығарылатын есептің классына байланысты, әйтсе де олардың негізгілері әдейілеп дайындалған тестіні пайдалануға негізделген. Жүйенің өнімділігін бағалау үшін есептің классына байланыспай-ақ кей-бір жағдайларда **шапшаңдық** көрсеткіші алынады. Егер алғашқы **ЭЕМ** – дерде шапшаңдық секундына орындалатын операция санымен өлшенген болатын болса, мысалы «регистр - регистр» немесе «жылжымалы нүктемен қосу», онда **ЭЕМ** және есептеу жүйелерінде секундына жылжымалы нүктемен орындалатын операциялар санымен анықталатын (**FLOPS**) атағына ие болған. Мамандырылған есептеу жүйелерінде басқа өлшем бірліктері қолданылады, қолданылатын операциялар, транзакциялар және т.б.

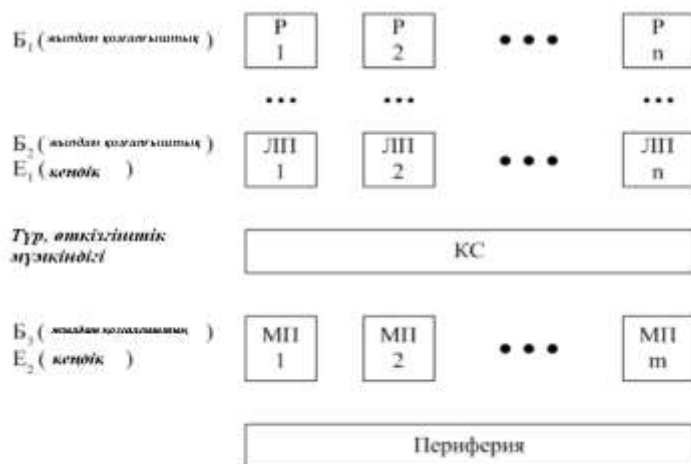
Зерттеу объектісі – **көппроцессорлы ЕЖ**

Р – процессор

ЛЖ – процессордың локальдық жады.

КЖ – коммутациялық жүйе.

МЖ – оперативтік жады модулі.



Процессорлар тобы – анықтау өрісі. Әрбір процессорға белгілі бір локальдық жады сәйкес келеді. Жүйенің сыртпен байланысы **коммутациялық жүйе** көмегімен жүргізіледі.

ЕЖ біртекті деп есептеледі, яғни барлық процессорлар және жады модулы бірдей, онда $B_1=B_2$, яғни локальдық жады процессор жұмысындағы тоқырауға төзбейді.

Оперативтік жады және есептеу жүйелері модулдік принципте құрылған, мұндағы модульдер саны m әдетте шина санына тең (**КЖ** шиналық структурасында). Процессорларды алмастыру уақытында бұл жерде оперативтік жадыны ескермеуге болмайды. Есептеу жүйесінің ортақ жады жағдайында, яғни ортақ адрестік аймақ болмайтын, тек процессорлардың локальдық жадымен анықталады. Мұндай есептеу жүйелерді (**ЕЖ**) **архитектуралы есептеу жүйелері** деп те аталады, мұндай жағдайда дерек алмасу хабар жіберу арқылы жүзеге асады. **ЕЖ** қарағанда қолданбалы есептер сыртқы ортаға жатады.

Қолданбалы есептердің **есептеу жүйелерінің(ЕЖ)** кірісіне түсу әдістері:

- **қолданбалы есептер пакеті** – кіріске пакет түрінде жинақталған 1 -ден L -ге дейінгі саны түсе алады.
- **Есептің кез келген мөлшері** – кіріске бір немесе бірнеше есептер кездейсоқ мезгілде түсе алады.

1.2. Есептеу жүйелері классификациясы

ЕЖ классификациясы едәуір күрделі проблема, күні бүгінге дейін **ЕЖ** өзінің әр түрлілігінен шешімін таба алмай келеді. Күнен күнге **ЕЖ** әр түрлілігі өсіп отыр, соның әсерінен жаңа **классификация белгілері** пайда болады.

ЕЖ қолданылуы мен структурасына орай мынадай кластарға бөлінеді :

- **Массивті – паралелді жүйелер (МПЖ; ағылшынша-MPP);**
- **Симметриялы мультипроцессорлық жүйелер (СМЖ-SMP);**
- **Параллель векторлық жүйелер (ПВЖ-RVP) ;**
- **Кластерлік жүйелер (КЖ).**

ЕЖ көбіне мынадай сипаттары бойынша бөлінеді.

- Бір мезгілде өңделетін бағдарламалар саны бойынша- бір программалы және көп программалы (мультипрограммалы).
- Жұмыс режиміне сәйкес – нақты уақыт жүйесі және универсал жүйе.
- Структураны өзгерту мүмкіндігіне орай – пассивті және активті (жаңа қолданбалы есепке сәйкес өзгере алатын жүйе).
- Қолданатын процессорлар типіне сәйкес – біртекті және біртекті емес.
- Қолдану шартына сәйкес – жеке қолдану, пакетті режимде қолдану, коллективті пайдалану және т.б.

Белгілі классификация түрін пайдаланып немесе жаңа классификацияны пайдалана келе негізгі сұраққа жауап беру керек – берілген классификация кімге арналған және қандай есепті шешеді? Деректі өңдеудің бұлайша бөлінуі ДК, жұмыс станциялары, серверлерге, үлкен әмбебап ЭЕМ, супер – ЭЕМ тұтынушының жобамен (өнімділігін, өнім бағасын) алуына тура келеді. Егер қаралған классификация негізінде және структураны табуға (анықтауға)

мүмкін болып жаңа архитектура пайда болса, ондай классификацияны сәтті түскен деп қарауға болады.

ДӨЖ (*Деректерді өңдеу жүйесі*) классификацияның генетикалық белгілері. ДӨЖ классификациясының белгілеріне:

- Ақпаратты өрнектеу әдісі;
- Есте сақтау ортасы типі;
- Ақпаратқа байланысты ұйымдастыру әдісі;
- Ақпаратты өңдеу және сақтау операциясының үйлестірілуі;
- Ақпаратты өңдеуді ұйымдастырудың әдісі.

1-Кестеде түрлері мен белгілері және оларды жүзеге асыру жолдары көрсетілген. ДӨЖ генетикасының белгілі классификациясының жүзеге асырылуы.

Генетикалық белгі	Белгіні іске асыру
Ақпаратты ұсыну мүмкіндігі	Сандық (символдық) бейнелі
Қолданылған ортаның типі	Дискретті, бөлінген (бөлінбейтін)
Ақпаратқа кіру мүмкіндігі	Адрестік, Ассоциативтік
Сақталынған функцияны сығдыру және ақпаратты өңдеу	Бөлінген, Біріктірілген
Өңделген ақпаратты ұйымдастыру процесінің мүмкіндігі	Алгоритмдік, өзіұйымдастыру

Берілген белгілерді кеңінен қарастыралық. Ақпаратты өрнектеудің екі әдісі бар: символдық (абстрактық тізбектік, сандық, әріп түрінде) және образдық, яғни сезімдік образы бойынша.

Техникалық ДӨЖ ақпарат екілік коды арқылы сандар тізбегімен алынады. Деректерді осылайша өрнектеу жаңа техниканың бүгінгі мүмкіндігі арқылы элементтерді дайындауда ДӨЖ структурасының және логикалық ұйымдастыру мүмкіндіктеріне сәйкес келеді. Әрине күн талабына сай күрделі есептерді шешу үшін бұл әдістің де кемшілігі бар. Биологиялық жүйедегі ақпаратты өңдеу,оның ішінде адам жадындағы ақпараттың өңделуі, өрнектелуі анағұрлым күрделі. Адам екі түрлі ой механизмін пайдаланады. Олар: символдық (тізбекті символдармен жұмыс жасайды) немесе алгебралық ойлау. Ол семантикалық және парагматикалық байланысқан.

Екінші механизм – образды, геометриялық ойлау ақпарат сезімдік жағынан өрнектеледі. Образды сезіну, символдыққа қарағанда көлемді ақпарат болып есептеледі.

«Есте сақтау ортасы типі» жалпы алғанда екі топқа бөлінеді. Бұл қасиет ақпарат тіркеу әдісі ретпен қарастырылады. Белгілі есте сақтау құрылғыларында ортаның барлық логикалық нүктесінде не болмаса беттің (үстінде) бойына түгелдей орналасады. **Есте сақтау орталары** кез – келген мезгілде белгілі кесілген аймақтағы ақпараттық ортаның бөлігі ақпараттың өлшем бірлігі ретінде алынады (бит). Мұндай классификациялы есте сақтау

құрылғысы дискретті есте сақтау құрылғысы деп аталады. Бұған қарама – қарсы ақпарат өлшем бірлігін бөліп қарауға болмайтын, ақпарат тегіс бетте түгел орналасса немесе бүкіл көлемді алып тұрса, жайылған немесе үзіліссіз есте сақтау құрылғысы деп қаралады. **Ақпаратқа байланыс жасау жолы** ақпарат орналасқан жердің адресі көмегімен жүзеге асырылады. Ақпаратпен байланыс механизмі ассоциациясы негізінде **байланыстың ассоциативтік әдісі** атағына ие болды.

Классификацияның төртінші белгісі **ақпарат өңдеу мен сақтау қызметінің үйлесімділігі. АӨЖ** екі класқа бөлінеді. 1 – шісі ақпарат өңдеу мен сақтаудың бөлінуімен болады. 2 – ші класс ЕЖ деректерін өңдеу процессін тасмалдау принципіне негізделген, мұнда деректерді сақтау мен өңдеуді бір тетікте жүзеге асыруы үйлестіруге негізделген.

Бесінші белгінің мәнісі, жүйенің есептеу процессі традициялық алгоритмдік программалауға негізделген. Процессті өз бетімен өңдеуді ұйымдастыру. Мұндай классқа нейро компьютерлерді жатқызуға болады. Параллель жүйелердің кең тараған белгілерінің бірін М. Дж. Флин енгізген болатын. Командалар ағымы санының деректер ағымына қатынасы ЕЖ елеулі рөл атқарады.

ЕЖ жекелеген командалар (Ж) және топталған (Т) командалар ағымы (К) және деректерден (Д) тұрады.

Бұл жағдайда жүйенің төрт классы бар. Олардың үшеуі параллельді өңдеу жүйесіне жатады.

- **ЖКЖД (SISD)** – жекелеген командалар ағыны, деректердің жекеленген ағыны (тізбекті есептеу жүйесінің Фон – Нейман классификациясына негізделген).

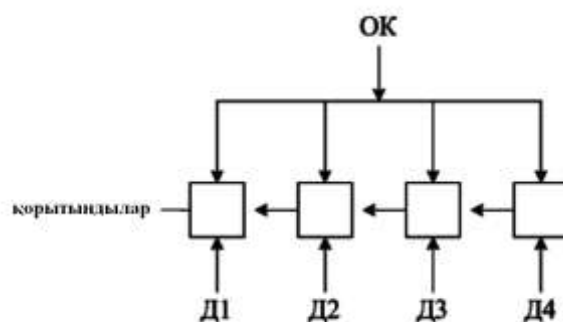
- **ЖКТД (SIMD)** – жекелеген командамен деректердің топталған ағымы (параллельді Фон – Нейман классификациясына негізделген).

- **ТКЖД (MISD)** - топталған командалардың ағымының тобыры, деректер ағымының тобыры, жеке (параллель есептеу жүйесі Фон – Нейман классификациясы бойынша) тобыры;

- **ТКТД (MIMD)** – топталған командалар, деректер ағымының тобыры (параллель есептеу жүйесі Фон – Нейман классификациясы бойынша).

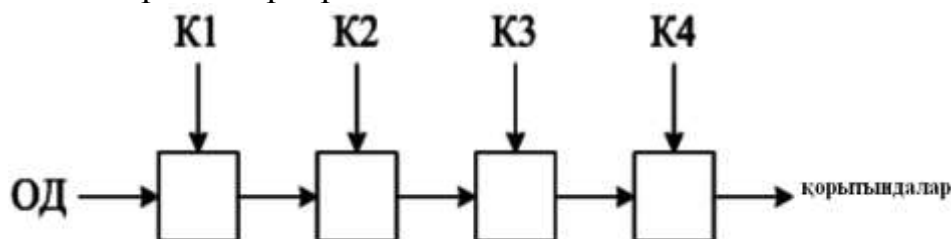
Командалар ағымының тобыры бір мезгілде бірнеше команданы орындау, деректер ағымының тобыры – бірнеше деректі бір мезгілде өңдеуді анықтайды. Бұл айтылғандардың жүзеге асуы үшін ЕЖ-де көптеген аппаратуралық орталық (процессорлар, жады модульдері) және тиісті программалық жабдықталу болу керек.

ЖКТД (SIMD) – әр түрлі деректер бір программамен өңделеді. Мұндай жүйелер **синхронды** болып есептеледі.



ЕЖ (ЖКТД) – мынадай компоненттерден тұрады:

- Векторлық процессорлардан;
- Матрицалық процессорлар негізінде;
- Ассоциативтік процессорлар негізінде.



ТКЖД (MISD) класы магистралды (конвейерлі) ЕЖ болып есептеледі, кейде оларды **мультиконвейерлі** ЕЖ деп атайды. Жоғарыда көрсетілген классификация ЕЖ қызметін ұйымдастыру функциясын сипаттайды. Бірақ жеке бөліктері арасындағы практикалық сұрақтарын анықтамайды. Бір – біріне тәуелсіз бір ортақ мақсатты шешу немесе бірнеше тәуелсіз есептерді шешуді қарастырмайды. Сондықтан соңғы мезгілде Флин классификациясы кең тарайды. Флин классификациясы ЖКТД класын 3 суретте көрсеткендей үш түрге бөледі.

Бұл векторлық командалар ағымын матрициялық процессорлар негізінде жасаған ЕЖ ассоциативтік процессорлары.

1. Көп процессорлы ЕЖ (МВС) бөлінген жадымен;
2. Көп процессорлы ЕЖ (МВС) жалпы жадымен;
3. Көп процессорлы ЕЖ (МВС) аралас ұйымдастырылған жадымен;

Көптеген авторлар классификацияның әр түрлі параллель ЕЖ класын ұсынады. Мысалы, Р. Хокни - белгілі параллель жүйелер бойынша (ЕЖ) ағылшын маманы, өзінің ЖКТД класына сәйкес методын ұсынады (4 – сурет).

Мұндағы идеясы негізінен көп ағымды командалар 2 әдіспен өңделеді: бір конвейерлі құрылғы көмегімен өңделеді де әр бір команда режиміне уақыт бөлінеді. Немесе әр бір ағым өз құрылғысымен өңделеді.

Бірінші мүмкіндік ТКТД (MIMD) жүйесінде қолданылады, автор айтқандай конвейерлі әдіс деп аталады.

1.3. Есептеу жүйелерін құрудың негізгі принциптері.

ЕЖ архитектурасы ұғымын мынадай үш категорияға бөліп қарауға болады-ақпарат ағымы, өзара әсерлесу сипаты және деректерді өңдеу әдісі;

1. Деректі өңдеу әдісін анализ жасайтын негізгі екі бағытты айрықшалаған жөн.

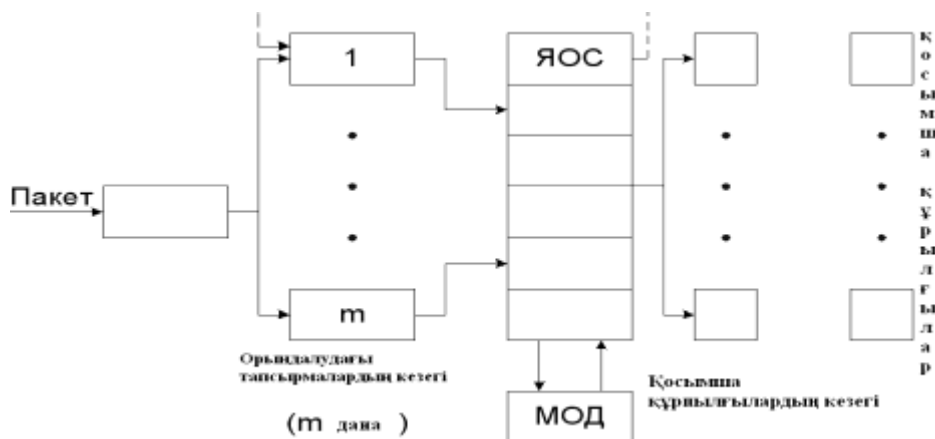
- Координата (өңдеу горизонталь, вертикаль және көп координатты болуы мүмкін) .

- Параллелизм (тізбекті, тізбекті-параллельді және параллельді өңдеу).

Екінші белгі – ақпарат түрлері – ақпарат ағымдарының түрлерін ажырата білу (команда- дерек) , (функция – дерек) және (тапсырма -дерек).

ЕЖ архитектурасы.

Деректерді басқарудың екінші принципі, бұл архитектураның негізгі атрибуты деректің дайын болу белгісімен анықталады. Мысалы: Нейман архитектурасында кезекті командадағы ақпаратта жадының орны, дерек ағыны анықталады.



Векторлық процессорлар негізіндегі ЕЖ.

Әдетте мұндай есептеу жүйелерін супер – ЭЕМ деп атайды; минимал конфигурациясы - бір векторлық және бір скалярлық процессор. Әдетте, бұл ортақ жадылы жүйе болып келеді.

СПр – скалярлық процессор

ВПр – векторлық процессор

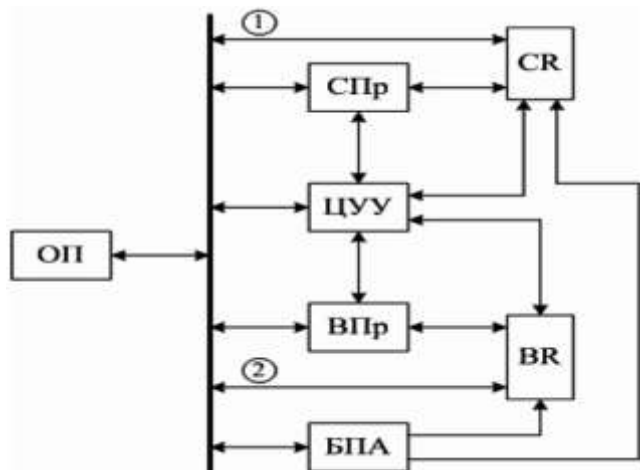
БПА – адрес дайындау блогы

ЦУУ – орталық басқару құрылғысы

ОП – жалпы жады

CR– скалярлық регистрлар тобы

BR– векторлық регистрлар тобы



Командалар жүйесі:

- скалярлық командалар тобы
- векторлық командалар тобы

Векторлық регистордың ең аз саны 8 – ге тең; сөз ұзындығы -64 разряд.

Регистрдің ұзындығы – 64x64 разряд. Ұсақ бірліктерді өңдеумен скалярлық процессор айналысады.

Ерекшелігі: бір векторлық команда арқылы векторлық регистрді жүктеуге, бір команда арқылы регистр құрамын қосуға және нәтижені жадыға сақтауға болады, яғни, 4 команда ішінде – $C=A+B$.

Іліну принципі.

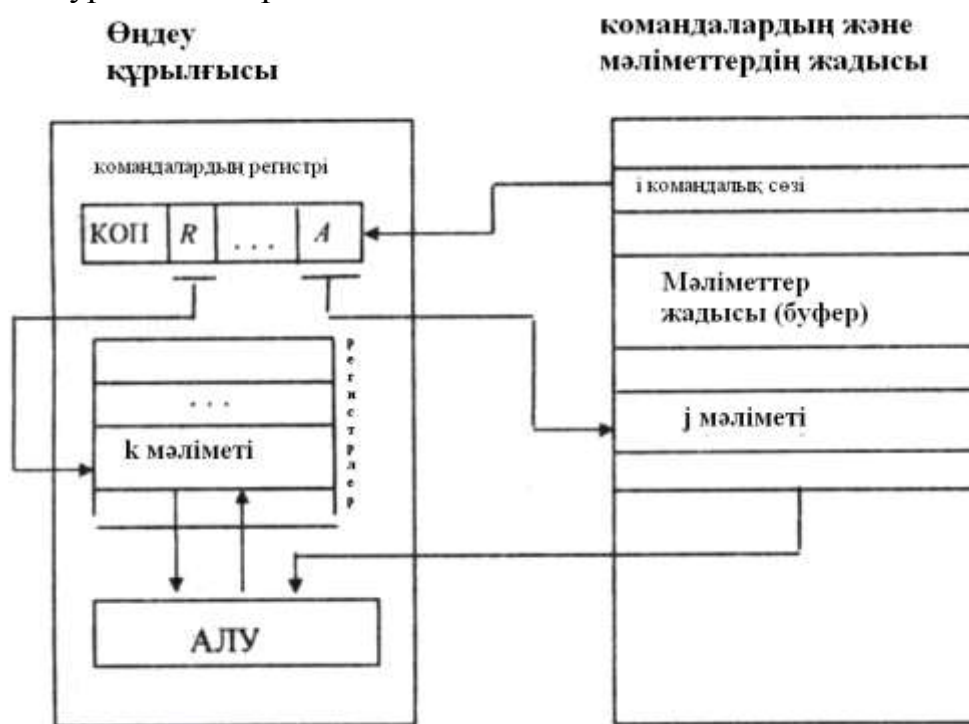
Егер конвейер принципін қолданатын әрбір операцияға автономды мамандандырылған орындаушы құрылғы (ОҚ) болса және векторлық командалар реті q – шы команда нәтижесін $(q+1)$ – ші пайдаланатын тәртіпте болса, онда бұл нәтижені ОҚ шыққан кезде жіберуге болады.

Конвейерлік операция түсінігі: егер орындау уақыты бір МТ-дан жоғары болатын E стадиясын бір МТ-ға тең болатын этаптарға бөлсек және әр этаптың орындалуына функционалды түйінді белгілесек, онда бұл стадияны конвейерлеуге болады.

Скалярлық өңдеу принциптері.

Командалық i сөзі жадыдан оқылып, скалярлық процессордың регистріне өтеді. Адресстік өрісте A командалық сөзінде j дерегіне бағыт берілді. Бір мезгілде j дерегі оқылып k регистрінен тиісті өріс деректері R командалық өрісінен i оқылады.

Скалярлық деректермен орындалатын команда *скалярлық команда* деп аталады. Ал процессор *скалярлық процессор* деп аталады. Скалярлық өңдеу схемасы 3 суретте келтірілген.



Векторлық өңдеу принципі.

Команда жадысынан i командалық сөзі оқылып, векторлық процессордың команда регистріне өтеді. Векторлық процессордың скалярлық процессордан ерекшелігі - ондағы команда жүйесінде векторлық команда және аппараттық құрылғының болуы.

Векторлық команда векторлық деректерге орындалатындығы түсінікті e – элементті цифрлар тізбегі жадыға орналасқан тізбегіне белгілі бір ретпен сондай команда орындалады. *Векторлық деректердің* мәнділігі жоғары жылдамдықты сандық өңдеуді жүзеге асыру және бір команда көмегімен бірнеше деректерге орындалатын команданы көрсетуге болады. Ал процессорды әр түрлі параллель өңдеу механизмдерін жүзеге асырады.

1. МВС жұмысының пакеттік өңдеу режимі.

Әр бір пакетке тиісті паспорты бар, онда тапсырмалар саны көрсетіліп, типтері берілген.

МОД – деректер өңдеу модулі (ДӨМ);

ЯОС – операциялық жүйе ядросы (ОЖЯ);

ОЖ ядросында қай есепті шығару керектігін анықтайтын жобалаушыбар (приоритет ескеріледі).

Егер режим – бір программалы болса, онда пакет тізбекті орындалады.

Ал *мультипрограммалық режимде* берілген есептер ширегі дайындалады(приоритет ескеріледі).

ОЖ ядросында жадының белгілі бір бөлігі әр бір есеп үшін айрықшаланады. Берілген тапсырмалар орындалғанан кейін, сыртқы құрылғыларды пайдалануға ширегі жасақталады (приоритет ескеріледі).

Пакеттік режимде кванттау механизмі қолданылады, яғни әрбір есепті шешу барысында уақыт белгіленеді(процессор уақыты) және осы уақытта есеп шығарылып үлгермесе ширеттің соңына өтеді.

Пакеттік режимнің ерекшеліктері:

- Үзілістің дамыған жүйесі.
- Жадыны басқа есептерден сақтау керек.
- Тек жүйе ғана жұмыс жасай алатын арнайы командалар керек(қорғаныс командалары).
- Кванттау механизмін іске асыру үшін арнайы датчик керек(таймер).

2. Уақытты бөлу режимі (ағындық режим).

Кіріске бірнеше бастаулардан есептер ағыны келеді. Мұнда Қызмет көрсетудің екі нұсқасы болуы мүмкін:

А) қызмет көрсетудің *бір кезекті дисциплинасы*.

Б) қызмет көрсетудің *көп кезекті дисциплинасы*.

Әр кезектің өз приоритеті бар (0-үлкен приоритет, m -кіші приоритет).

Егер тапсырма приоритеті жоғары болып, бірақ берілген квант уақытында анықталмаса, динамикалық приоритеттер механизмі іске қосылады: яғни, тапсырма уақыт ішінде орындалмаса – ол төмен приоритет кезегіне ауысады.

Кезек номері келесі формула бойынша анықталады:

ФОРМУЛА

m -есепті орналастыруға арналған кезек номері

I_p – программа коды ұзындығы

I - уақыт ішінде орындалып үлгеретін программа коды

3. Нақты жағдайдағы есептеу жүйесі

Нақты жағдайдағы есептеу уақыты – бұл кәдімгі жүйе, тапсырмаға кететін уақытты пайдаланғанда қатты шектеу қойылады. Ереже бойынша, бұл жүйедегі өңдеулер нақты уақыттағы режим бойынша өтеді.

Мәліметтер бір бағдарламада өңделеді. Δt әртүрлі мәліметтер әртүрлі болуы мүмкін.

AM1...AMK – атқару механизмі.

K1...KK – көрсеткіштер.

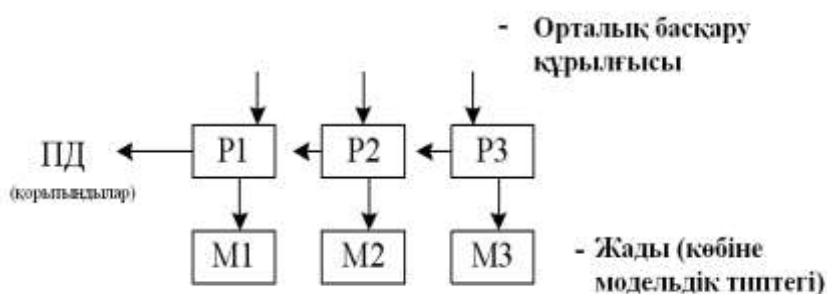
СЕВ – жалғыз жүйенің уақыты.

ҮК – үзеулердің көрсеткішік.

ҮЖ – үзеулердің жүйесі.

МӨМ – мәліметтерді өңдеу модулі.

1.4. Симметриялық көпроцессорлы жүйе.



Барлық процессорларды кімде – кім басқару қажет. Бұл арнайы процессор болуы мүмкін. (онда ол P 1,2,3, де қуатты болуы керек, себебі ол берілген қиын тапсырманы орындауы керек). Бұл жүйе орталықтандырылып басқарылады. Оның кемшілігі - жоғары бағалылығында.

Басқарушы процессордың рөлін бірнеше процессорлар атқара алады (мысалы **Cray** процессоры құрамына 8 өңделген процессорлар және 4 басқарушы, яғни 2x1 кіреді). ЖККМ да барлық уақытта бір ОБҚ, бірақ бұл жерде бірнеше құрылғы болады. Басқарушы процессорлардың біреуі негізгісі болып алынады – 4 процессордың өзара іс – қимылдарын қадағалауды басқарады.

Кемшілігі:

- Параллелдік есептеуіш тапсырмаға қиын дайындық, «кәдімгі» бағдарламаның нәтижесі болмайды.

- Қиын және қымбат ОБҚ

MIMD құрылымы :

- Иерархиялық басқару (басқарушы процессор, әрбір процессорде өз басқарушысы бар.)

- Жадының бірнеше деңгейі (cache 1,2,3; RAM ; HD)

- Коммутация иерархиясы (процессор аралық магистральдар және түйіндер аралық магистралдар)

МКМД бөлінеді:

- (UMA) жалпы жадысының жүйесі
- Бөлінген жадының жүйесі
- « аралас » жадының жүйесі (NUMA - Non Uniform Memory Access).

«Аралас» жады жүйесінде модульдік жадылар әртүрлі процессорде орналасқан, бірақ олардың ортақ адрестік кеңістігінде орналасып, сондықтан өзінің аумақтық жадына кіру жылдам болады.

ЕЖ жалпы (UMA) жадысымен

Бұл жүйенің құрамына арбитр кіреді (әрбір шинаға бір арбитрден), ол процессордың шинаға кіруін түзейді, процессор бір уақытта тек бір шинамен жұмыс жасайды (СМ процессорде – біреу).

Кез келген процессор жүйеде басқарушы бола алады.

- Ол тапсырманың паспортын анализдейді (әрбіреуінде таблицалардың байланысы және уақыттың шектеулігі бар)
- Тапсырманың берілуін шешеді (статикалық режимде), берілгендердің стратегияларын таңдайды (я болмаса паспорттан, я болмаса өзінің экспорттық жүйесінен).

ЕЖ жалпы жадымен когерентті проблемасы

КЭШ-жадыда және оперативтік жадыда бір өзгеріс бірнеше мағынаға ие. Бұл дегеніміз когеренттік бұзу болып табылады.

Когеренттік бұзылуындағы проблеманы шешудің 2 механикалық жолы бар:

- *Қадағалау* – әрбір процессор мәліметтердің қадамдарын қадағалап, процессор өзінің КЭШ жадыға жүгінбей ОЖ жүгінеді. Қадағалау үзілмейді. Бұл механизм жалған мәліметтерді пайдаланбауға мүмкіндік береді. Магистральды қадағалау механизмі желі арқылы өтеді.
- *Анықтама* – бірінғай анықтамасы болып есептелінеді. Анықтамада барлық мәліметтер туралы ақпараттар сақталады. Анықтамадағы жалпы мәліметтер жетпей қалған жағдайда барлық процессорларға бұл анықтама туралы хабарлама жетеді. Бұл механизмнің ерекшелігі - біздер ақпаратты алып отырамыз.

Механизмді ауыстырудың келесі түрлері бар:

- *Босату* (барлық IBM-де). Егер *i* -м процессорінде жалпы мәліметтер өзгерсе, онда *i* -й процессоры басқа процессорге блоктарының жоқ екенін хабарлап, адрестелген кестенің жартысын босатып, (мәліметтермен жұмыс жасамаймыз), сондықтан процессор См сүйену және көру, керекті блоктың жоқтығына және ЖЖ сүйенеді. **Күмәнді белгі ЖЖ сақталып, мәліметтердің жаңаруын күтеді.**
- *Жаңарту* . егер мәліметтер өзгерген болса, онда анықтамадан қарап, барлығына «жаңа» мәліметтерді тарату керек. Бұл тез, бірақ аппараттық көзқарастардан қарағанда қиындау.

Бұл **асинхрондық принципті өңдеуден** (қай уақытта не болатынын білмейміз) пайда болады

Механизмдердің біреуі – яғни, **стратегияның мінезінің өзгеруінен** жіберу уақыты саналады.

Нақты жүйеде шина барлық уақытта бос болмауы мүмкін, реализациялық көзқараспен қарағанда tП + tИСП суммасын алған жөн, себебі олар бір –біріне слып отырып ЕЖ әкеледі.

Аналитикалық жауаптардың проблемаларының оптималды шешімі табылған жоқ. Ең қарапайымы – **толық ауыстыру**, яғни бұл тапсырманы бір процессорде орындаған жөн.

1.5. Енгізу-шығаруды ұйымдастыру.

Көптеген ішкі жүйелерден тұратын есептеуіш жүйеде олардың өзара әрекеттесуі үшін механизм керек. Бұл ішкі жүйелер мәліметтермен тез әрі тиімді алмасуылары керек. Мысалы, процессор, бір жағынан жадымен байланысуы керек, ал екінші жағынан процессордың енгізу-шығару құрылғыларымен де байланысы қажет.

Қазіргі ДК-де мұндай механизмді бірнеше деңгейлерге бөлуге болады:

- BIOS;
- Жүйелік және локальды шиналар;
- Енгізу/шығару шиналары.

BIOS (Basic Input/Output System) – ТЕҚ –на (ПЗУ) енгізілген енгізу/шығарудың негізгі жүйесі (осыдан ROM BIOS аты). Ол - компьютер аппаратурасын тексеретін, қызмет көрсететін бағдарламалар жиыны және DOS пен аппаратураның арасындағы делдалдық рөлді атқарады. BIOS, қосылғанда және жүйелік платада сброс кезінде басқаруды алады да платаның өзін және компьютердің негізгі бөліктері – бейне адаптер, пернелік тақта, дискілер контроллерлері мен енгізу/шығару порттарын тестіден өткізеді, Chipset платаларын күйге келтіріп (настройка), сыртқы операциялық жүйені жүктейді. DOS, Windows қарамағында жұмыс жасаған кезде BIOS негізгі құрылғыларды басқарады, ал OS/2, UNIX, WinNT қарамағында жасағанда BIOS тек ғана бастапқы тексерулер мен күйге келтірулерді орындап, көбіне қолданылмайды. Көбіне жүйелік платада, платаның өзіне және FDD, HDD, порттар мен пернелік тақтаға жауап беретін жүйелік (Main, System) BIOS'сы бар ТЕҚ (ПЗУ) қондырылған; жүйелік BIOS' әрқашанда жүйені күйге келтіретін – System Setup бағдарламасы кіреді. Бейне адаптерлер мен ST-506 (MFM) мен SCSI интерфейсті HDD контроллерлердің бөлек ТЕҚ'да болатын өздерінің BIOS' сы болады; олар сонымен қатар басқа платаларда да – дискалар мен порттардың интеллектуальды контроллерінде, тораптық карталарда және т.б. – болуы мүмкін.

Жүйелік және локальды шиналар

Ішкі жүйелердің барлығын өзіне байланыстыратын, түрлі ішкі жүйелердің өзара әрекеттесуін қамтамасыз ететін қарапайым механизмдердің бірі – бұл жалғыз **орталық шина**. Бұндай шинаға деген доступ барлық ішкі жүйелер арасында бөлінеді. Осылай ұйымдастырудың негізгі екі түрлі пайдасы бар: құнының төмендігі мен әмбебаптылығы. Мұндай шина түрлі құрылғыларды байланыстыратын жалғыз орын болғандықтан жаңа құрылғылар жеңіл қосылуы мүмкін, тіптен сол бір периферийнді құрылғыларді бір типті шинаны

қолданатын түрлі есептеуіш жүйелерінде қолдануға да болады. Осылай ұйымдастырудың бағасы едеуір төмен болады, өйткені ақпаратты тасымалдайтын көптеген жолдарды іске асыру үшін көптеген құрылғылар бөлістіретін жалғыз шинаның жолдар жиыны қолданылады.

Жалғыз шинамен ұйымдастырудың басты кемшілігі, бұл шинаның, енгізу/шығарудың максималды өткізу мүмкіндігін шетктеу арқылы, тар жол құратындығында. Егер енгізу/шығарудың барлық ағымы орталық шинадан өтуі керек болса, онда өткізу мүмкіндігін осылай шектеу барынша шынайы. Енгізу/шығару өте жие іске асырылатын коммерциялық жүйелерде, сонымен қатар процессордың жоғары өнімділігінен енгізу/шығарудың қажетті жылдамдықтары өте жоғару болатын супер компьютерлерде шығару кезіндегі басты сұрақтардың бірі бұл барлық сұраныстарды қанағаттандыра алатын бірнеше шиналардың жүйесін құру болып табылады.

Шиналарды жасау барысында туындайтын көптеген қиындықтардың себептерінің бірі шинаның максималды жылдамдығы ең бастысы физикалық факторлармен: шинаның ұзындығы мен және жалғанған құрылғылар санымен (демек, шинаға түсер ауырлықпен) лимитациялатындығында. Бұл физикалық шектеулер шинаны өз бетінше жылдамдатуға мүмкіндік бермейді. Енгізу/шығару жүйесінің тез әрекетіне (аз тұру) деген және жоғары өтімділік мүмкіндігіне деген талаптар қарама қайшы болып табылады. Қазіргі ірі жүйелерде әр біреуі түрлі іштей жүйелердің өзара әрекетін жеңілдетуді, жоғары өтімділік қабілеттілігін, толықтықты (бастарту тұрақтылығын үлкейту үшін) және тиімділікті (эффективность) қамтамасыз ететін өзара байланысты шиналардың тұтас комплексі қолданылады.

Дәстүр бойынша шиналар процессор мен жадының байланысын қамтамасыз ететін шиналар мен енгізу/шығару шиналары болып бөлінеді. Енгізу/шығару шиналар үлкен созылдылыққа ие болуы, көптеген құрылғылар түрін жалғауды көтеруі мүмкін және көбіне шиналық стандарттардың бірімен жүреді. Процессор-жады шиналары бір жағынан салыстырмалы түрде қысқа, көбіне жоғары жылдамдықты және жады-процессор каналының максималды өтімділік қабілетін қамтамасыз ету үшін жадының жүйесінің ұйымдасуына сәйкес келеді. Жүйені жасау этапында процессор-жады шинасы үшін өзара байланысатын құрылғылардың барлық түрлері мен параметрлері алдын ала белгілі, ал бұл кезде енгізу/шығару шинасын жасаушы тұруы және өткізу қабілеті әр түрлі болып келетін құрылғылармен істес болуы керек.

Жоғарыда аталып өткенендей, бағасын төмендету мақсатында кейбір компьютерлерде жады мен енгізу/шығару құрылғыларына арналған жалғыз шина болады. Бұндай шина көбіне жүйелік шина деп аталады. Дербес компьютерлер ISA, EISA немесе MCA стандарттарындағы жүйелік шинаның біреуі негізінде құрылады. Микропроцессорлардың жылдамдықтарының өсуіне қатысты істеп шығару қабілеттілігінің балансын сақтау қажеттілігі локалды шиналар негізінде дербес компьютерлерде шиналарды қос деңгейде ұйымдастыруға әкеп соқты. Ол көбіне процессорды, жадыны, жүйелік шина үшін буферизация схемаларын және оның контроллерін байланыстырады.,

сонымен қатар кейбір қосалқы схемаларды да. Локалды шиналардың мысалы ретінде VL-BUS және PCI болады.

Шинадағы кәдімгі транзакцияны қарастырайық. Шиналы транзакция өзі екі бөліктен тұрады: адресті жіберу мен мәліметтерді қабылдау (немесе жіберу). Шиналық транзакциялар көбіне жадымен өзара әрекеттесу сипатымен анықталады: “Оқу” («Чтение») түріндегі транзакция мәліметтерді жадыдан жібереді (не ОП-ге, не енгізу/шығару құрылғысына), ал “Жазу” («Запись») түріндегі транзакция мәліметтерді жадыға жазады. “Оқу” («Чтение») түріндегі транзакцияда шина бойымен алдыменен жадыға оқуды индициялайтын сәйкес басқару сигналдарымен адрес тасымалданады. Жады шинаға сәйкес басқару сигналдарымен мәліметтерді қайтару арқылы жауап береді. “Жазу” («Запись») түріндегі транзакция ОП (ЦП) немесе енгізу/шығару құрылғысы жадыға адрес пен мәліметтерді жіберуді талап етеді және мәліметтердің қайтаруын күтпейді. Көбіне ОП оқуды орындау кезінде адресті жіберу мен мәліметтерді қабылдау арасындағы интервал уақытында бос тұруі қажет, бірақ жие ол жадыға мәліметтердің жазылуы кезінде операцияның аяқталуын күтпейді.

Шинаны жасау бірқатар қосымша мүмкіндіктердің іске асуымен байланысты. Қандай да бір мүмкіндікті таңдау шешімі бағаның мақсаттық көрсеткіштері мен өнімділікке тәуелді болады. Алғашқы үш мүмкіншіліктер шынайы болып табылады: адресстер мен мәліметтердің бөлек сызықтары, барынша кең (үлкен разрядтылыққа ие) мәліметтер шиналары мен тобты тасымалдау (бірнеше сөздерді тасымалдау) режимдері бағаны өсіру есебінен өнімділікті өсіруді береді.

Шинаның негізгі құрылғысы – бұл, оқу немесе жазу транзакцияларын инициациялай алатын құрылғы. Мысалы, ОП әрқашанда шинаның басты құрылғысы болып табылады. Егер бірнеше ОП бар болса немесе енгізу/шығару құрылғылары шинада транзакцияларды инициировать ете алса, онда шинада бірнеше басты құрылғылар болады. Егер бірнеше осындай құрылғылар болса, онда келесі кезекте кім шинаны ұстап қалатынын шешу үшін арбитраж схемасы қажет. Арбитраж көбіне белгіленген приоритеті бар схемаға, не негізгі құрылғының қайсысы шинаны ұстап қалатынын кездейсоқ түрде анықтайтын барынша “әділетті” схемаға негізделген.

Қазіргі кезде коммутация тәсілімен ерекшеленетін шиналардың екі түрі қолданылады: өз атауларын мәліметтерді тасымалдау торабтарындағы коммутациялау тәсілдеріне ұқсас алған **тізбектердің коммутациясы бар шиналар** (circuit-switched bus) және **пакеттер коммутациясы бар шиналар** (packet-switched bus). *Пакеттер коммутациясы бар шина*, бірнеше шинаның басты құрылғысы болған кезде транзакцияны екі логикалық бөліктерге: шина сұранысы мен жауап беру, бөлу есебінен, тізбектердің коммутациясы бар шинаға қарағанда, едәуір үлкен істеп шығару қабілетілігін қамтамассыз ете алады. Бұндай әдіс транзакцияны “расщепления” (split transaction) деген атқа ие болды. (Кейбір жүйелерде мұндай мүмкіндік қосу/ажырату (connect/disconnect) шинасы немесе конвейерлі шина (pipelined bus) деп аталады). Оқу транзакциясы адресстен тұратын оқудың сұрасының транзакциясына және мәліметтерден тұратын жадының жауап беру транзакциясына бөлінеді. Енді әр

транзакция ОП мен жады қайсысы қайсы екенін хабарлау үшін сәйкесінше белгіленуі (тегирована) керек.

Тізбектер коммутациясынан тұратын шина транзакцияның бөлшектенуін жасамайды, ондағы кез келген транзакция бөлінбейтін операция болып табылады. Басты құрылғы шинаны сұрайды, арбитраждан соң оған адрес ті салып, сұранысқа қызмет көрсету аяқталғанға шейін шинаны құлыптап тастайды. Қызмет көрсетудің бұл уақытының көп бөлігі бұл кезде шинада операцияларды орындауға жұмсалмайды (мысалы, жадыдан таңдау күтуіне). Сойтіп, тізбектер коммутациясынан тұратын шиналарда бұл уақыт жай ғана жоғалады. Бөлшектенген транзакциялар шинаны, жады сұранылған адрес бойынша сөзді оқып жатқанда басқа басты құрылғыларға кіруге рұқсат беретіндей қылады. Бұл, шындығында, сонымен қатар, ОП (орталық процессор) мәліметтерді жіберу үшін шинаға таласуы керек, ал жады мәліметтерді қайтару үшін шинаға таласу керек дегенді білдіреді. Сөйтіп, бөлшектенген транзакциялы шина недәуір ең жоғары істеп шығару қабілетіне ие, бірақ көбіне ол, сонымен қатар, транзакцияның орындалу уақытының барлығында босатылмайтын шинаға қарағанда үлкен кідіріске ие. Транзакция бөлшектенген деп аталады, өйткені басқа пакеттердің немесе транзакциялардың кездейсоқ мөлшері сұраныс пен жауап арасында шинану қолдануы мүмкін.

Соңғы сұрақ синхронизация түрін таңдаумен байланысты және шина синхронды немесе асинхронды болып табыла ма соны анықтайды. Егер шина синхронды болса, онда ол, шинаны басқару жолы арқылы бірілетін синхронизация сигналы мен синхронизация сигналына қатысты адрес пен мәліметтер сигналдарының орнын анықтайтын, белгіленген хаттаманы қосады. Уақыттың келесі мезетінде не істеу керектігін шешу үшін ешқандай қосымша логика қажет болмағандықтан бұл шиналар жылдам да, әрі арзан болуы мүмкін. Бірақ, олардың екі басты кемшілігі бар. Шинада барлығыда сол бір синхронизация жиілігімен жүруі тиіс, сондықтан синхросигналдардың қиғаштану проблемасынан синхронды шиналар ұзақ бола алмайды. Көбіне процессор-жады шиналары синхронды болып келеді.

Асинхронды шина, бір жағынан, тактіленбейді. Бұның орнына көбіне шинада мәліметтерді жіберуші мен алушының арасында “қол алысу” («рукопожатия» - handshaking) хаттамасы мен бастау-тұру (старт-стопный) режимі қолданылады. Бұл схема құралғылардың ауқымды түрлерін оңай лайықты етуге және синхронизация сигналдарының қиғаштануы мен синхронизация жүйесі жөнінде ешбір уайымсыз шинаны ұзартуға рұқсат береді. Егер синхронды шина қолданылатын болса, онда ол көбіне, әр транзакция үшін шинаны синхронизациялауға кететін қосымша шығындардың жоқтығынан, асинхронды түріне қарағанда жылдамырақ. Шина түрін (синхронды және асинхронды) таңдау тек істеп шығару қабілеттілігін ғана анықтап қойма, сонымен қатар, физикалық ара қашықтық терминдеріндегі енгізу/шығару жүйесінің сыйымдылығы мен шинаға жалғанатын құрылғылар санына әсер етеді. Асинхронды шиналар технология өзгерісіне қарай өте жақсы көлемденеді. Енгізу/шығару шиналары көбіне асинхронды болып келеді.

Есептеуіш жүйелерде, көбіне, енгізу/шығару құрылғыларының түрлері мен саны белгіленбейді, бұл деген қолданушыға қажетті конфигурацияны өзі таңдап алуына мүмкіндік береді. Компьютердің енгізу/шығару шинасы, енгізу/шығару құрылғысын біртіндеп өсіруді қамтамасыз ететін кеңейту шинасы деп қарастыруға болады. Сондықтан стандарттар, компьютерлер мен енгізу/шығару құрылғыларын жасаушыларға тәуелсіз жұмыс жасауға мүмкіндік беру арқылы үлкен маңызға ие.

Дербес компьютерлердің атақты шиналарының бірі болып - IBM PC бөлімдеріндегі алғашысы XT архитектурасының шинасы XT-Bus табылады. Салыстырмалы қарапайым, 20-разрядты (1 Мб) адрестік кеңістіктің ішінде 8-разрядты мәліметтермен ("8/20 разрядтылық" болып белгіленеді) алмасуды қамтамасыз етеді, 4.77 МГц жиілігінде жұмыс жасайды. IRQ жолдарын ортақ пайдалану жалпы жағдайда мүмкін емес. 62-контактілі алып-салғыштарда (разъемах) конструктивті жасалған.

ISA (Industry Standard Architecture - өнеркәсіптік стандарт архитектура) - PC AT (басқа атауы - AT-Bus) түріндегі компьютерлердегі негізгі шина. XT-Bus-тың кеңейтілген түрі болып табылады, разрядтылығы - 16/24 (16 Мб), тактілі жиілігі - 8 МГц, шекті істеп шығу қабілеттілігі - 5.55 Мб/с. Сонымен қатар, IRQ-ді бөлістіру мүмкін емес. Стандартты емес ұйымдастыру Bus Mastering мүмкін, бірақ ол үшін бағдарламаланған 16-разрядты DMA каналы қажет. 62-контактілі алып-салғыш XT-Bus түрінде конструктивті жасылған. Оған 36-контактілі алып-салғыш кеңейткіші тіркелінген.

EISA (Enhanced ISA - кеңейтілген ISA) – функционалды және конструктивті кеңейтілген ISA. Сыртқы алып-салғыштары ISA-дағыдай, және оларға ISA платалары да салынады, бірақ алып-салғыш түбінде қосымша бірқатар EISA контактілер болады, ал EISA платаларында қосымша контактілер қатары бар алып-салғыштың едәуір жоғары аяқты бөлігі болады. Разрядтылығы - 32/32 (адресті кеңістігі - 4 Гб), сонымен қатар 8 МГц тактілі жиілігінде де жұмыс жасайды. Шекті істеп шығару қабілеттілігі - 32 Мб/с. Bus Mastering-ті ұстанады – шинадағы кез келген құрылғылар тарапынан шинаны басқару режимі, шинадағы құрылғыларға рұқсат алуды басқаруға арналған арбитраж жүйесіне ие, құрылғылар параметрлерін автоматты түрде реттеуге мүмкіндік береді, IRQ және DMA каналдарын бөлістеру мүмкін.

Bus Mastering – процессордың қатысуынсыз сыртқы құрылғының шинаны өз бетімен басқару (мәліметтерді тасымалдау, бұйрықтар мен басқару сигналдарын шығару) қабілетті. Алмасу уақытында құрылғы шинаны іліп алып басты немесе бастаушы (master) құрылғы болады. Бұндай жол көбіне бір қуыстағы екі құрылғылар арасында мәліметтер мен/немесе бұйрықтарды жіберу операцияларынан процессорды босату үшін қолданады.

MCA (Micro Channel Architecture - микроканалды архитектура) – IBM фирмасының PS/2 компьютерлерінің шинасы. Басқалардың біреуімен де сыйыспайды, разрядтылығы - 32/32, (базалығы - 8/24, қалғандары – кеңейтушылер ретінде). Bus Mastering ұстанады, арбитраж бен автоматты конфигурацияға ие, синхронды (алмасу циклінің ұзақтығы қатаң белгіленген), шекті істеп шығару қабілеттілігі - 40 Мб/с.

VLB (VESA Local Bus - VESA стандартының локальды шинасы) - 32-разрядты (ISA шинасына қосымша). Конструктивті түрде ISA алмалы-салмағыш болғанда қосымша алмалы-салмағыш болып табылады (МСА кесілді 116-контактілі). Разрядтылығы - 32/32, тактілі жиілігі - 25..50 МГц, алмасудың шекті жылдамдығы - 130 Мб/с. Электронды түрде процессордың локальды шинасы түрінде жасалынған – процессордың көптеген шығатын және кіретін сигналдары аралық буферизациясыз VLB-платаларына беріледі.

1.7. Есептеу желісінің моделі.

ТВС (телекоммуникационная вычислительная сеть) қызмет ету жағдайында телекоммуникациялық жүйесінің (ТКЖ) немесе телекоммуникациялық жүйесінің (ТКЖ) немесе деректерді беру жүйесінің (ДБЖ) негізгі қызметі абоненттер арасында аппаратты оперативтік және өлшемді алмасуды ұйымдастыру және деректерді беру шығынын қысқартуда болып отыр. ТКЖ тиімділігінің бас көрсеткіші – аппаратты жеткізу уақыты –мына факторлар қатарына тәуелді: байланыс желісінің құрылымы, байланыс желісінің өткізгіш қабілеті, өзара әрекеттесетін абоненттер арасындағы байланыс каналдарын жалғау тәсілдері, аппараттың алмасу хаттамалары, беретін ортаға абоненттердің қол жеткізу әдістері, пакеттерді маршруттау әдістері.

ТВС – те телефондық, телеграфтық, телевизиялық, спутниктік байланыс желілері пайдаланылады. Байланыс желісі ретінде кабельді (қарапайым телефонды байланыс желісі, *байланыстың талшық оптималық желісі (БТОЖ)*), радиорелелік, радиожелілер қолданылады.

Байланыстың кабельді желілер арасында световодтар ең жақсы көрсеткіштерге ие. Олардың негізгі артықшылықтары: жоғары өткізгіш қабілеті (секундына жүздеген мегабит); сыртқы электромагнитті өріске сезгіш еместігі және меншікті электромагнитті сәулеленудің жоқтығы, оптикалық кабельді төсеудің төмен еңбек сыйымдылығы; үлкен емес меншікті масса (өткізу жолағының кума массасының); қолданудың кең саласы (ұжымдық қол жеткізу магистралін, жергілікті желістердің перифериялық құрылғылы ЭЕМ байланыс жүйесін құру, микропроцессорлық техникада және т.б).

БТОЖ (*байланыстың талшық оптималық желісі*) кемшіліктері: сигналдарды беру бір бағытта жүзеге асады; қосалқы ЭЕМ световодына қосылу сигналды едәуір нашарлатады; световодтарға қажетті жоғары жылдамдықты модельдер әзірше қымбат; ЭЕМ жалғайтын световодтар электрлі сигналдарды жарықтыққа түрлендіргішпен жабдықталуы тиіс және керісінше.

ТВЖ – да байланыс каналдарының мынадай типтері қолданыс табуда:

- Симплексті, мұнда таратқыш пен қабылдағыш байланыстың бір желісімен байланысады, ол бойынша ақпарат тек бір бағытта беріледі (бұл телевизиялық байланыс желісіне тән);

- Жартылай дуплексті, мұнда байланыстың екі түйіні бір желісімен жалғанған, ақпарат бір бағытта кезектесе беріледі; (бұл ақпараттық – анықтамалық, сұрау – жауап жүйесі үшін тән);

- Дуплексті, мұнда байланыстың екі түйіні екі желімен жалғанған (байланыстың тікелей желісімен және кері), ақпарат бір мезгілде қарама – қарсы бағытта беріледі;

ТКЖ – де бөлектенген байланыс каналдары және осы каналдармен ақпаратты беру уақытын коммутациялау болып жіктеледі.

Бөлектенген байланыс каналдарын пайдаланғанда қабылдауаратқыш аппаратура үнемі өзара жалғанған. Мұнымен жүйенің аппарат беруге дайындығының жоғары дәрежесі қамтамасыз етіледі. Бөлектенген байланыс каналдарының табыстылығы тек каналдарды жеткілікті түрде жүктемелеу жағдайында ғана жетеді.

Байланыстың коммутирленетін каналы үшін жоғары икемділік және салыстырмалы үлкен емес бағасы тән (трафиктік кіші көлемі кезінде). Мұндай каналдардың кемшіліктері: коммутацияға кететін уақыт, байланыс желісінің жеке учаскелерінің бос еместігінің блокировкалау мүмкіндігі, байланыстың ең төмен сапасы.

Цифрлі деректерді аналогтік және цифрлі кодирлеу.

ТКЖ – нің бір түйінінен деректерді басқаға жіберу байланыстың барлық битінен жүйелі беріліспен жүзеге асады.

Аппараттық сигналдар – шектеулі диапазон шегінде кейбір шамалар мәндерінің сансыз мөлшерін көрсете алады.

Цифрлі (дискретті) сигналдарда мәндердің біреуі немесе түпкілікті жиыны болады. Аналогтік сигналмен жұмыс жасағанда кодирленген деректерді беру үшін синусоидальді формадағы аналогты негізгі сигнал пайдаланылса, цифрлі сигналдар жұмысында – екі деңгейлі дискретті сигнал пайдаланылады. Аналогты сигналдар бұрмалануға сезгіштігі төмен, есесіне деректерді кодирлеу мен декодирлеу цифрлі сигналдар үшін қарапайым жүзеге асады.

Аналогты кодирлеу телефонды байланыс бойынша цифрлі деректерді беру кезінде қолданылады. Әдетте ЭЕМ келіп түсетін цифрлі деректер модулятор – демодулятор көмегімен аналогты формаға түрленеді.

Цифрлі деректерді аналогты формаға түрлендірудің үш тәсілі немесе модуляцияның үш әдісі мүмкін:

- Амплитудты модуляция – жүйелі берілетін ақпарат биттеріне сәйкес негізгі синусоидальді тербелістің амплитудасы ғана өзгереді: мысалы, бірлік бергенде тербеліс амплитудасы үлкен болады, ал ноль бергенде – кіші немесе негізгі сигнал тіпті болмайды;

- Жиілікті модуляция, мұндай модульдегіш сигналдар әрекетімен тек негізгі синусоидальді тербеліс жиілігі ғана өзгереді: мысалы, ноль бергенде – төмен;

- Фазалық модуляция, мұнда тек негізгі синусоидальді тербелістің фазасы ғана өзгереді.

Беретін модем негізгі синусоидальді тербеліс (амплитуданы, желілік немесе фазалы) сигналын ЭЕМ – нен немесе терминалдан цифрлі деректерді түрлендіреді.

Кері түрлендіру (демодуляция) қабылдағыш модеммен жүзеге асырылады. Модуляция әдісінің жүзеге асауымен модемдер амплитудалы, жиілікті және фазалы модуляция болып бөлінеді. Жиілікті және амплитудалы модуляциялар көп тараған.

Цифрлі деректерді цифрлі кодирлеу тікелей, сигнал деңгейін өзгерту жолымен атқарылады.

1.8. ЭЕМ-нің арифметикалық негізі.

Мақсаты: ЭЕМ-нің арифметикалық негізімен таныстыру.

Сандардың аталу және жазылу әдісі - *санау жүйесі* деп атайды. *Екілік, сегіздік, ондық және он алтылық* санау жүйелері бар.

Екілік санау жүйесінде сандар тек 0 мен 1-дің көмегімен жазылады.

Сегіздік санау жүйесінде, яғни 8 негіздеуші санау жүйесі, санды 8 цифрдың көмегімен көрсетеді: 0,1,2,3,4,5,6,7.

Ондық санау жүйесінде негіз 10 болады, санды жазу үшін 10 цифрды қолданылады: 0,1,2,3,4,5,6,7,8,9.

Екілік санды жазуды қысқарту үшін он алты негіздеушісі бар санау жүйесі қолданылады. *Он алтылық санау жүйесінде* санды жазу үшін 16 санау жүйесінің цифрлары 0,1,2,3,4,5,6,7,8,9 және жетпейтін алты цифрды белгілеу үшін ондық сандарының мәні 10, 11, 12, 13, 14, 15 болатын сәйкес латын әріптерінің алғашқы үлкен әріптері: А, В, С, D, Е, F қолданылады. Яғни, 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, А, В, D, С, Е, F.

Барлық санау жүйелерінің ішіндегі ең қарапайымы, әрі компьютерде техникалық жағынан іске асыруға ыңғайлысы екілік санау жүйесі болып есептеледі.

Санау жүйелері позициялық және позициялық емес деп екіге бөлінеді. Позициялық санау жүйесі санның мәні немес салмағы сандағы цифрлардың түрімен ғана емес, сонымен қатар олардың позициясымен анықталады. Позициялық санау жүйесінде кез келген

$$A = a_1 a_2 \dots a_{k-1} a_k$$

санды мына түрде жазуға болады:

$$A = a_1 d^{r-1} + a_2 d^{r-2} + \dots + a_{k-1} d^{r-k+1} + a_k d^{r-k}$$

Мұндағы k a_i - i -ші разрядты цифрлар; d – санау жүйесінің негізі; r – үтірдің орналасуын анықтайтын тұрақты сан; i – разрядтың реттік нөмірі. d^{r-k} өөрнегі – i –ші разрядтың салмағын анықтайды. Берілген санау жүйесін құруға қажетті a_i сандары $0 \leq a_i \leq d - 1$ теңсіздікті қанағаттандыру қажет.

Есептеуіш техникасын құруда екілік, сегіздік және он алтылық санау жүйелері қолданылады.

Ондық сандарды екілік санау жүйесіне және керісінше түрлендіруді машина орындайды. Компьютерді толық пайдалану үшін машина сөздерін түсіне білу қажет. Міне осы мақсатта сегіздік және он алтылық жүйелер қолданылады. Бұл

жүйелердегі сандар ондық сандарға ұқсас, ал екілік жүйеге қарағанда үш (сегіздік) және төрт (он алтылық) есе аз разрядтар санын қажет етеді, өйткені 8 және 16- екінің үшінші және төртінші дәрежелері.

10-	2-	8-	16-	10-	2-	8-	16-
0	0	0	0	10	1010	12	A
1	1	1	1	11	1011	13	B
2	10	2	2	12	1100	14	C
3	11	3	3	13	1101	15	D
4	100	4	4	14	1110	16	E
5	101	5	5	15	1111	17	F
6	110	6	6	16	10000	20	10
7	111	7	7	17	10001	21	11
8	1000	10	8	18	10010	22	12
9	1001	11	9	19	10011	23	13

Сегіздік және он алтылық сандар екілік жүйеге жеңіл түрленеді: олардың әрбір цифрін жоғарыдағы кестенің алғашқы жолдарына сәйкес екілік триадамен (үш цифрмен) немесе тетрадамен (төрт цифрмен) алмастыру жеткілікті.

Мысалы:

$$\begin{array}{cccc}
 537,1_8 = 101 & 011 & 111, & 001_2; \\
 \downarrow & \downarrow & \downarrow & \downarrow \\
 5 & 3 & 7 & 1 \\
 1A3, F_{16} = 1 & 1010 & 0011, & 1111_2; \\
 \downarrow & \downarrow & \downarrow & \downarrow \\
 1 & A & 3 & F
 \end{array}$$

Санды екілік жүйеден сегіздік немесе он алтылық жүйеге көшіру үшін сол санды оңға не солға қарай триадаларға (сегіздік) немесе тетрадаларға (он алтылық) цифрмен алмастыру керек.

Мысалы: $10101001,10111_2 = 10 \ 101 \ 001, \ 101 \ 110_2 = 251,56_8$

$$\begin{array}{ccccc}
 \downarrow & \downarrow & \downarrow & \downarrow & \downarrow \\
 2 & 5 & 1 & 5 & 6 \\
 10101001,10111_2 = 1010 \ 1001, & 1011 \ 1000 = A9, B8_{16} \\
 A \downarrow & 9 \downarrow & B \downarrow & 8 \downarrow
 \end{array}$$

Берілген бүтін санды – N негізгі q болып келген санау жүйесіне ауыстыру үшін сол N қалдығын таба отырып («бүтін бөлінді» алу жолымен) q-ге ондық жүйеде болу керек. Содан соң шыққан бүтін бөліндіні қайтадан қалдығын таба отырып q-ге бөлу қажет, т.с.с, бөлу процесі бөлінді 0-ге тең болған кезде тоқтатылады. N санының жаңа жүйедегі мәні-қалдықтарды ең соңғы мәннен бастап бөлуге кері бағытта жинай отырып q жүйесіндегі сан ретінде тізбектеп жазудан тұрады.

Енді 12 ондық санын екілік санға айналдыру мысалын қарастырайық:

$$\begin{array}{r}
 12 \quad 2 \\
 \hline
 12 \quad \overline{6} \quad \underline{\quad} \quad 2 \\
 \hline
 0 \quad \overline{6} \quad \underline{\quad} \quad 3 \quad 2 \\
 \hline
 \quad \quad 0 \quad \underline{2} \quad \underline{1} \\
 \hline
 \quad \quad \quad \quad \quad 1
 \end{array}$$

Нәтижесі -1100_2 деген екілік сан болып шығады.

Берілген дұрыс ондық бөлшек санды F негізі q болып келген санау жүйесіне ауыстыру үшін сол F -ті q -ге ондық жүйеде көбейту керек. Содан шыққан көбейтіндінің үтірден кейінгі бөлшегін қайтадан q -ге көбейту қажет, т.с.с, көбейту процесі көбейтіндінің бөлшегі 0-ге тең болған кезде немесе F санының q жүйесіндегі қажетті дәлдігі табылған кезде тоқтатылады. F санының жаңа жүйедегі бөлшек мәні көбейтіндінің бүтін бөлігін оларды алу бағытында тізбектеп q жүйесінде жазудан тұрады. Егер F санының k цифры табылған болса, онда оның $q^{-(k+1)}/2$ санына тең болады.

Мысалы: 0,36 санын ондық жүйеден сегіздік және он алтылық жүйеге ауыстырайық:

екілік жүйеге	сегіздік жүйеге	оналтылық жүйеге
---------------	-----------------	------------------

Жауабы: 0,01011 Жауабы:0,270 Жауабы: 0,5C

Бүтін және бөліпегі бар аралас сандарды ондық жүйеден басқа бір санау жүйесіне ауыстыру - оның бүтін бөлігі мен бөлшегі үшін жоғарыдағы ережелерге сәйкес жеке- жеке орындалады.

2. Бақылау жұмысын орындауға арналған талаптар

Бақылау жұмысы берілген тақырыпқа реферат қорғау және таңдалған нұсқадағы тапсырманы орындаудан тұрады.

- Реферат тақырыбын таңдау. (Реферат нұсқасы студенттің үлгерім кітапшасының соңғы номерімен таңдалады)
- Тапсырманы орындау.
- Оқытушы бағасы.

Рефераттың оқу материалы – студенттің өзіндік жұмысы, онда берілген тақырыпқа сәйкес түрлі көзқарастар және студенттің өз ойы келтіріледі. Реферат көлемі 10—15 парақтан тұруы қажет.

Материал мазмұнын ашу проблемалы-тақырыптық сипатта болуы қажет. Мұнда әдебиеттерден сол күйінде көшіріліп алынған, түсінуге және түсіндіруге қиын конструкциялардан тұратын мәтіндер болмауы қажет.

Міндетті түрде қолданылған әдебиеттер көрсетілуі керек.

Реферат құрылымының үлгісі.

- Титул парағы

- Мазмұны, жоспары. Мұнда әрбір пункт тақырыптары номерленген тізімі берілуі қажет.

- Кіріспе. Тақырыптың мақсаты мен міндеттері айқындалады.

- Негізгі бөлім. Мұнда әрбір бөлім ақиқатты түрде, қысқаша тақырыпты ашуы қажет; негізгі бөлімде кестелер, график пен схемалар келтірілуі мүмкін.

- Қорытынды. Тақырыпты қорытындылап, оған жалпылама қорытынды және ұсыныстар беріледі.

- Әдебиеттер тізімі.

Жұмыс мәтінінің техникалық бейнеленуі.

Жұмыс А4 форматтағы (210X297) парақтарда орындалады, олар бір блокқа жинақталады. Парақ параметрлері: сол жақ – 30мм, оң жақ – 10мм, жоғары және төменгі шет – 20мм. Мәтіндегі абзацтар бес белгіге тең (1,25 мм) шегініспен басталуы керек. Мәтін компьютерде MS WORD 97/2000/XP мәтіндік редакторында, қазақ әріптерімен теріледі. Қаріп Times New Roman, қаріп өлшемі 14, бірлік аралық интервалмен.

3. Бақылау жұмыс мазмұны

Бақылау жұмысында студенттерге жаттығу тапсырмалары берілген. Бұл жаттығулар студенттердің екілік код туралы білімін бекітуге арналған.

Бақылау жұмысын орындау схемасы

○ Нұсқаны таңдау (Нұсқа номері студенттің үлгерім кітапшасының соңғы номеріне сәйкес болуы керек)

○ Бақылау жұмысы келесі пункттерден тұрады, 1) ұсынылған тақырыптардағы реферат, 2) нұсқа бойынша тапсырмалар

○ Бақылау жұмысын Қорғау. Дайын материалдарымен студент бақылау жұмысын ауызша қорғайды.

3.1. Өзіндік жұмыс тапсырмалары

Нұсқа №1

1. Реферат тақырыбы: «ДК негізгі жадының кеңейтілуі»

2. Екілік-ондық түрдегі «дұрыс емес» тетрадасының пайда болуын бекітетін сұлбаны жобалау.

Нұсқа №2

1. Реферат тақырыбы: «ДК негізгі жадында ақпаратты орналастыру»

2. Келесі мәндер үшін шындық кестесін тұрғызу:

$$X_1X_2+X_2X_3$$

$$X_1X_3+X_1X_3$$

$$y = \overline{x_1x_2x_3} + \overline{x_1x_2x_3} + \overline{x_1x_2x_3} + \overline{x_1x_2x_3} + x_1x_2 + x_3$$

Нұсқа №3

1. Реферат тақырыбы: «ЭЕМ сенімділігін бағалау туралы жалпы мағлұмат».
2. Екілік-ондық кодтарға арифметикалық операцияларды орындау:

$A_{10}=177$, $B_{10}=418$ сандарын қосу

$A_{10}=49$, $B_{10}=7$ сандарын бөлу

$A_{10}=12$, $B_{10}=9$ сандарын көбейту

Нұсқа №4

1. Реферат тақырыбы: «Операциялық түйіндердің, ЭЕМ құрылымдары, функциялары және негізгі техникалық құрылғылардың функционалдық мүмкіндіктерінің өзара байланысы».
2. $X=+0.11010$ және $X=-0.01010$ сандарын тікелей кодта көрсету.

Нұсқа №5

1. Реферат тақырыбы: «Функционалды-құрылымды жақындау, ақпаратты қайта өңдеу жүйесінің негізгі функциялары».
2. $X=+0.101$ және $Y=-0.001$ сандарын кері кодта қосу.

Нұсқа №6

1. Реферат тақырыбы: «Есептеуіш жүйе мен тораптарды ұйымдастырудың иерархиялық принципі».
2. Жылжымалы үтірлі сандарға арифметикалық операцияларды орындау:

$A_{10}=+1,675$, $B_{10}=-1,625$ сандарын қосу

$A_{10}=25$, $B_{10}=5$ сандарын бөлу

Нұсқа №7

1. Реферат тақырыбы: «ЭЕМ техникалық тәсілдерінің даму тенденциясы мен перспективалары, оларды жобалаудың әдістері және қолданылуы».
2. Бекітілген үтірлі сандарға арифметикалық операцияларды орындау:

$A_{10}=8$, $B_{10}=17$ сандарын қосу;

$A_{10}=+12$, $B_{10}=-9$ ОК және ДК-ғы сандарды қосу;

Нұсқа №8

1. Реферат тақырыбы: «Есептеуіш жүйе тораптардың құрастыру принциптері».
2. Бекітілген үтірлі сандарға арифметикалық операцияларды орындау:

$A_{10}=9$, $B_{10}=6$ сандарын көбейту

$A_{10}=355$, $B_{10}=7$ сандарын бөлу

Нұсқа №9

1. Реферат тақырыбы: «Есептеуіш жүйе мен тораптардың негізгі сипаттамасы мен мінездемелері».

2. $A_{10}=45$, $B_{10}=5$ сандарын бөлу

$A_{10}=+1,375$, $B_{10}=-0,625$ сандарын қосу

Нұсқа №10

1. Реферат тақырыбы: «Есептеуіш техника дамуының тарихы мен тенденциялары».
2. Шеффер штрихы және Прис бағыты функцияларының негізінде «екі айнымалының бірдейқасиеттілігі» логикалық функциясын көрсету.

4. Емтиханға дайындық сұрақтары

1. Жартылайөткізгішті диодтар және транзисторлар.
2. Транзисторлық-транзисторлық логикалық элементтер.
3. Эмиттерлік-байланысқан элементтер.
4. Үш тұрақты күйлі ТТЛ-сұлбасы.
5. Интегралды индексті логикалық элементтер.
6. nМДП және комплементарлы КМДП логикалық интегралды элементтер.
7. Тізбекті типті функционалды түйіндер. Триггерлік сұлбалар.
8. Регистрлер. Регистрлер классификациясы.
9. Тізбекті регистрлер.
10. Параллельді регистрлер.
11. Параллельді-тізбекті регистрлер.
12. Реверсивті регистрлер.
13. Комбинациялық типті функционалды түйіндер.
14. Шифраторлар және дешифраторлар.
15. Мультиплексорлар және демультимплексорлар.
16. Сандық компараторлар, сумматорлар.
17. Сандық санағыштар. Екілік-кодталған санағыштар.
18. Байланыс жолын басқаратын сигналдарды бөлгіштер.
19. Операндта іс-әрекет тәсіліне байланысты қандай АЛҚ түрлері кездеседі?
20. Өңделетін сандардың түріне байланысты қандай АЛҚ түрлері кездеседі?
21. Жартылайөткізгішті жады. Қызметі, негізгі параметрлері және классификациясы.
22. Статикалық жады (SRAM). Статикалық жадының сақтаушы элементтері.
23. Динамикалық жады (DRAM), DRAM сақтаушы элементтері.
24. Динамикалық жадының контроллері.
25. Кэш-жад.
26. Тұрақты жад (ПЗУ).
27. ROM (М) типті массалық тұрақты жад.
28. PROM типті бағламаланатын тұрақты жад.
29. Ультрафиолет сәулелі және EF ROM электрлік келтірілетін репрограммаланатын тұрақты жад.
30. Флэш- жады.
31. Аналогтық электрондық құрылғылардың сұлбатехникасы. Олардың қолданылу ерекшеліктері.
32. Операциялық күшейткіштер. Классификациясы, негізгі параметрлері және құрылымдық сұлбасы.
33. Аналогтық сигналдарды Операциялық күшейткіштерге түрлендіргіштер.
34. Аналогтық сигналдарды салыстыру құрылғылары. Компараторлар.
35. Аналогтық-сандық және сандық-аналогтық түрлендіргіштер. Қызметі, қолдану аймағы және негізгі мінездемелері.
36. Сандық-аналогтық түрлендіргіштер (ЦАП).
37. Аналогтық-сандық түрлендіргіштер (АЦП).
38. Аналогтық мультиплексорлар, компараторлар.

39. Питания блогінің сұлбатехникасы және ЭЕМ құрылғыларын бағдарламалық басқару элементтері.
40. ЭЕМ процессорлары – қызметі, құрылымы (қазіргі және даму тарихы). Сопроцессорлар.

Әдебиеттер тізімі

- Қаған Б.М. Электронные вычислительные машины и системы: Учебное пособие для вузов.-М.:Энергоатмиздат. 1991-552 с.
2. Гук М. Аппаратные средства IBM PC,- СПб.: Питер, 2002-628 с: ил.
3. Спиридонов .В.В. Проектирование структур АЛУ: Учебное пособие. – СПб.: СЗПИ, 1992.-84 с.
4. Балашов Е.П., Григорье В.Л., Петров Г.А. Микро- и мини- ЭВМ: Учебное пособие для вузов.- Л.: Энергоатомиздат, 1984-376 с.
5. Майоров С.А., Новиков Г.И. Структура электронных вычислительных машин, Л.: Машиностроение, 1979-284 с.
6. Хамахер К., Вранешиг Э., Заки С. Организация ЭВМ. 5-е изд.- СПб.: Питер, 2003.-848 с.
7. Копейкин М., Пашкин В.Я., Спиридонов В.В. Управление ЭВМ: Учебное пособие. –Л.: СЗПИ, 1988.-84 с.
8. А.П.Пятибратов и др. Вычислительные машины, системы и сети – М.: Статистика, 1991-400 с.
9. Тынымбаев С.Т. Вычислительные машины, системы, комплексы и сети. Учебник для вузов. 2-ое издание.- Алматы.: Рауан, 1997-366 с.
10. Олифер В.Г., Олифер Н.А. Компьютерные сети, принципы, технологии, протоколы.-СПб: Питер 2000.
11. Таненбаум Э. Архитектура компьютера. – СПб.: Питер, 2003-704 с.
12. Пятибратов А.П., ГудыноЛ.П., Кириченко А.А. Вычислительные системы, сети и телекоммуникации. –М.: Финансы и статистика. 2005-560 с.

Пішімі 60x84 1/12
Көлемі 31 бет 2,6 шартты баспа табағы
Таралымы 20 дана.
Ш.Есенов атындағы КМТЖИУ
Редакциялық - баспа бөлімінде басылды.
Ақтау қаласы, 32 ш/а.